

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/004699

International filing date: 16 March 2005 (16.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-079544
Filing date: 19 March 2004 (19.03.2004)

Date of receipt at the International Bureau: 24 June 2005 (24.06.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 4 年 3 月 1 9 日

出 願 番 号
Application Number: 特 願 2 0 0 4 - 0 7 9 5 4 4

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

J P 2 0 0 4 - 0 7 9 5 4 4

出 願 人
Applicant(s): 三洋電機株式会社
鳥取三洋電機株式会社

2 0 0 5 年 6 月 8 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【書類名】	特許願
【整理番号】	BAA3-0049
【提出日】	平成16年 3月19日
【あて先】	特許庁長官殿
【国際特許分類】	H01S 5/227
【発明者】	
【住所又は居所】	鳥取県鳥取市南吉方3丁目201番地 鳥取三洋電機株式会社内
【氏名】	竿本 仁志
【特許出願人】	
【識別番号】	000001889
【氏名又は名称】	三洋電機株式会社
【特許出願人】	
【識別番号】	000214892
【氏名又は名称】	鳥取三洋電機株式会社
【代理人】	
【識別番号】	100111383
【弁理士】	
【氏名又は名称】	芝野 正雅
【連絡先】	03-3837-7751 知的財産ユニット 東京事務所
【手数料の表示】	
【予納台帳番号】	013033
【納付金額】	21,000円
【提出物件の目録】	
【物件名】	特許請求の範囲 1
【物件名】	明細書 1
【物件名】	図面 1
【物件名】	要約書 1
【包括委任状番号】	9904451
【包括委任状番号】	9904463

【書類名】 特許請求の範囲

【請求項 1】

活性層の上方に位置するリッジの側方にサポートを有する半導体レーザ素子であって、当該素子のチップ幅に対する前記サポートの幅の割合が、33%よりも大きく、52%未満に設定されていることを特徴とする半導体レーザ素子。

【請求項 2】

当該素子のチップ幅に対する前記サポートの幅の割合が、44%よりも大きく、50%未満に設定されていることを特徴とする請求項 1 に記載の半導体レーザ素子。

【請求項 3】

活性層の上方に位置するリッジの側方にサポートを有する半導体レーザ素子であって、当該素子の面積に対する前記サポートの面積の割合が、33%よりも大きく、52%未満に設定されていることを特徴とする半導体レーザ素子。

【請求項 4】

当該素子の面積に対する前記サポートの面積の割合が、44%よりも大きく、50%未満に設定されていることを特徴とする請求項 3 に記載の半導体レーザ素子。

【書類名】 明細書

【発明の名称】 半導体レーザ素子

【技術分野】

【0001】

本発明は、ストライプ状のリッジを有する、いわゆるリッジストライプ型の半導体レーザ素子に関するものである。

【背景技術】

【0002】

従来から、リッジストライプ型の半導体レーザ素子が種々提案されている（例えば特許文献1参照）。例えば、図5（a）は、従来の半導体レーザ素子の平面図を示し、図5（b）は、上記半導体レーザ素子の断面図を示している。この半導体レーザ素子は、基板上に、n型クラッド層、活性層、p型クラッド層、エッチングストッパ層、p型クラッド層、p型コンタクト層が順に形成されている。そして、p型クラッド層およびp型コンタクト層をエッチングすることにより、素子表面にリッジ101が形成されているとともに、リッジ101の両側に所定間隔おいてサポート102・102が形成されている。なお、説明を簡略化するため、図中では、n型ブロック層、p型電極およびn型電極の図示を省略している。

【0003】

ここで、上記半導体レーザ素子のチップ幅を $300\mu\text{m}$ とすると、サポート102・102の幅（チップ幅方向のサポート102・102の長さ）は、それぞれ $50\mu\text{m}$ であり、合わせて $100\mu\text{m}$ に設定されている。したがって、チップ幅に対するサポート幅の割合は、 $(100/300) \times 100 \div 33\%$ となっている。

【0004】

このような構成の半導体レーザ素子は、図5（c）に示すように、基板におけるリッジ101およびサポート102・102側をサブマウント103に取り付け、このサブマウント103を介して保持体（図示せず）に保持される（ジャンクションダウン方式）。

【特許文献1】 特許第3348024号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところで、半導体レーザ素子では、周囲温度が変化すると、それに伴って、例えば、一定の光出力を得るのに必要な動作電流や動作電圧、波長などの諸特性が変動する。ここで、以下では、周囲温度に対する諸特性のことを温度特性と称し、周囲温度に対して諸特性が変動することを温度特性の低下と称することにする。温度特性の低下は、素子の信頼性を低下させる要因となるため、極力、これを抑制することが必要である。

【0006】

ここで、半導体レーザ素子の諸特性のうち、動作電流について着目すると、レーザ光を出力する活性層の温度が高くなればなるほど、動作電流が上昇する。これは、活性層の温度が高くなればなるほど、電流を光に変換する効率（変換効率）が低下するからである。したがって、素子の信頼性を向上させるためには、活性層およびその周囲にて発生する熱を活性層以外の部位（素子以外の部位）に逃がし、活性層の温度上昇を抑制して、動作電流の上昇を抑制する必要がある。

【0007】

そこで、ジャンクションダウン方式が適用される半導体レーザ素子では、リッジの両側にサポート102・102を設け、活性層にて発生する熱を、リッジ101およびサポート102・102を介してサブマウント103に伝達させるようにしている。

【0008】

しかし、上記した従来の半導体レーザ素子の構成では、チップ幅に対するサポート幅の割合が33%と比較的小さいため、リッジ101下部の活性層にて発生した熱がサポート102・102に伝達されても、サポート102・102からサブマウント103に効率

よく熱を伝達させることができない。そのため、実際には素子の放熱が不十分であり、活性層の温度上昇を確実に抑制できるまでには至っていない。その結果、動作電流が上昇（温度特性が低下）し、素子の信頼性が確実に向上するまでには至っていない。

【0009】

一方、チップ幅に対するサポート幅の割合が大きすぎると、リッジ101やサポート102・102のエッチングストッパ層までのエッチングの際に、エッチングの進行を目視で確認するための領域が減るため、エッチングの進行を目視で確認することが困難となり、素子の製造に支障をきたす。

【0010】

本発明は、上記の問題点を解決するためになされたものであって、その目的は、（１）素子の製造困難性を回避しながら、（２）サポート領域の大きさを適切に設定することによって、サポートから外部への熱の伝達効率を向上させ、これによって、素子の温度特性および信頼性を向上させることができる半導体レーザ素子を提供することにある。

【課題を解決するための手段】

【0011】

本発明の半導体レーザ素子は、活性層の上方に位置するリッジの側方にサポートを有する半導体レーザ素子であって、当該素子のチップ幅（ W_c ）に対する前記サポートの幅（ W_s ；全サポートの幅の合計）の割合（ R_w ）が、33%よりも大きく、52%未満に設定されていることを特徴としている。

【0012】

サポートの幅が、素子のチップ幅の33%よりも大きいと、従来よりもサポート面積が確実に増える。なお、サポート面積とは、素子を上方から見た場合のサポート表面の平面的な面積を指す。これにより、サポートでの放熱効果、すなわち、活性層にて発生した熱の外部への放熱効果を確実に向上させることができる。したがって、活性層での温度上昇を確実に抑制して、素子の温度特性を確実に向上させることができる（例えば一定の光出力を得るための動作電流を確実に低減することができる）。その結果、素子の信頼性を確実に向上させることができる。

【0013】

また、サポート幅は、チップ幅の52%未満であるので、リッジおよびサポートのエッチングの際のモニタ領域（エッチングストッパ層までのエッチングの進行を確認するための領域）を十分に確保することができる。その結果、リッジおよびサポートのエッチングに支障をきたすことはなく、素子の製造の困難性を十分に回避することができる。

【0014】

ところで、素子におけるリッジ長手方向の長さが一定の場合、チップ幅に対するサポート幅の割合は、素子面積（素子を上方から見た場合の素子表面の平面的な面積）に対するサポート面積の割合と等しい。したがって、素子面積に対するサポート面積の割合が、33%よりも大きく、52%未満に設定されていても、上記と同様の効果を奏すると言える。また、この場合、サポートの平面形状が矩形に限定されなくなるので、種々の平面形状のサポートを構成することができ、素子のバリエーションを増大させることができる。

【0015】

また、サポートの幅は、素子のチップ幅の44%よりも大きく、50%未満に設定されていることが望ましい。サポートの幅が素子のチップ幅の44%よりも大きいと、サポート面積がより増大することによって、サポートでの放熱効果がより増大する。したがって、活性層での温度上昇をより確実に抑えて、素子の温度特性をより確実に向上させることができる。その結果、素子の信頼性をより確実に向上させることができる。

【0016】

また、サポート幅が素子のチップ幅の50%未満に設定されていれば、上記のモニタ領域をより広く確保できるので、リッジおよびサポートのエッチングに支障が生じるのをより確実に回避することができ、素子の製造の困難性をより確実に回避することができる。

【0017】

また、上記と同様の考え方より、素子面積に対するサポートの面積の割合が、44%よりも大きく、50%未満に設定されていても、上記と同様の効果を得ることができ、しかも、種々の平面形状でサポートを構成することができる。

【発明の効果】

【0018】

本発明によれば、素子のチップ幅に対するサポートの幅の割合を適切に設定することにより、素子の製造困難性を回避したまま、活性層にて発生した熱を、リッジおよびサポートを介して外部に確実に放散することができる。これにより、活性層の温度上昇によって温度特性が低下するのを確実に回避して、素子の信頼性を確実に向上させることができる。

【発明を実施するための最良の形態】

【0019】

本発明の実施の一形態について、図面に基づいて説明すれば、以下の通りである。

【0020】

図2(a)は、本実施形態に係る半導体レーザ素子（以下、単に素子と称する）の概略の構成を示す平面図であり、図2(b)は、素子の概略の構成を示す断面図である。なお、説明を簡略化するため、これらの図中、素子表面の電極層（p型電極、n型電極）の図示は省略している。この素子は、ストライプ状のリッジ1と、その側方（本実施形態では両側）に所定間隔をおいて形成されるストライプ状のサポート2・2とを有している。サポート2・2は、後述するサブマウント3（図2(c)参照）に素子を安定して取り付けするための支持部であり、このサポート2・2の存在により、リッジ1が保護される。

【0021】

本素子は、図2(c)に示すように、リッジ1およびサポート2・2側をサブマウント3に取り付け、このサブマウント3を介して保持体（図示せず）に保持される（ジャンクションダウン方式）。以下、素子の詳細な構成について説明する。

【0022】

図1は、素子の詳細な構成を示す断面図である。この素子において、n型（第1導電型）GaAsからなる基板11上には、n型GaInPからなるバッファ層12、n型AlGaInPからなるn型クラッド層13、GaInP/AlGaInPからなり、レーザ光（例えば赤色）を出射する活性層14、p型（第2導電型）AlGaInPからなるp型クラッド層15およびp型GaInPからなるエッチングストップパ層16がこの順で積層されている。

【0023】

エッチングストップパ層16上には、上記したストライプ状のリッジ1が形成されているとともに、そのリッジ1の両側に所定間隔をおいてサポート2・2が形成されている。そして、リッジ1のトップを除く表面には、n型AlInPからなるブロック層17が積層されており、リッジ1のトップおよびブロック層17上には、p型電極18が積層されている。一方、基板11の裏面側には、n型電極19が形成されている。p型電極18とn型電極19とを流れる電流が、素子の動作電流である。

【0024】

上記のリッジ1およびサポート2・2は、p型AlGaInPからなるp型クラッド層20、p型GaInPからなるコンタクト層21およびp型GaAsからなるコンタクト層22がこの順で積層されて構成されており、これらをエッチングストップパ層16までエッチング（ICPによるドライエッチング、ウェットエッチング）することにより形成されている。

【0025】

次に、本実施形態では、素子の放熱性の向上および温度特性が向上するように、以下の実験結果に基づいて、素子のチップ幅 W_c に対するサポート2・2の幅 W_{ss} の割合（以下、幅比 R_w と記載する）を設定した。以下、この点について説明する。なお、幅 W_{ss} とは、全サポート2・2の幅を合計したものを指し、1個のサポート2の幅は幅 W_s と記

載する。つまり、2個のサポート2・2を有する本実施形態の素子では、 $W_{ss} = 2W_s$ である。また、幅比 $R_w = (\text{サポート幅 } W_{ss} / \text{チップ幅 } W_c) \times 100$ である。

【0026】

本実施形態では、周囲温度25℃のときに一定の光出力 P_0 （例えば40mW）を得るための動作電流 I_{op} （約85mA）に対する、周囲温度70℃のときに一定の光出力 P_0 （例えば40mW）を得るための動作電流 I_{op} の変化を、幅比 R_w を変化させて調べた。その結果を表1に示す。

【0027】

なお、チップ幅 W_c は、本実施形態では300μmとした。また、リッジサポート間距離 W_a は、リッジ1の中心からサポート2・2のリッジ1側の端までの距離を指し、本実施形態では、リッジサポート間距離 W_a とサポート2の幅 W_s との和を120μmに維持しながら、サポート幅 W_s を変化させ、幅比 R_w を変化させた。図3は、表1の数値に基づいて作成した、幅比 R_w と動作電流 I_{op} との関係を示すグラフである。

【0028】

【表1】

チップ幅 $W_c[\mu m]$	リッジサポート間 距離 $W_a[\mu m]$	1個のサポ- ート幅 $W_s[\mu m]$	チップ幅 W_c に対する 全サポ-ート幅 W_{ss} の割合 R_w	動作電流 $I_{op}[mA]$
300	20	100	67%	116.6
300	30	90	60%	120.2
300	50	70	47%	128.8
300	70	50	33%	133.0
300	90	30	20%	134.0

図3より、幅比 R_w が20%以上33%以下の範囲では、動作電流 I_{op} は1mAしか減少していない。これは、活性層14にて発生した熱のサポート2・2での放熱効率が優れていないため、活性層14での温度上昇を抑制する効果が低く、温度特性の低下があまり抑制できていないことを意味している。

【0029】

これに対して、幅比 R_w が33%を超えると、動作電流 I_{op} は著しく低減されている。これは、サポート2・2のサポート面積が増大することによって、サポート2・2での放熱効果が著しく上昇し、活性層14での温度上昇を効果的に抑制できていることを意味している。したがって、幅比 R_w が33%を超えると、素子の温度特性の低下を確実に抑制できていると言える。特に、幅比 R_w が40%を超えると、動作電流 I_{op} の低減はさらに著しく、素子の温度特性の向上の効果が一段と高いと言える。

【0030】

一方、リッジ1およびサポート2・2のエッチング時には、リッジ1とサポート2・2との間の領域を、エッチングの進行を目視で確認するためのモニタ領域として確保する必要がある。幅比 R_w が52%以上では、このモニタ領域にてエッチングの進行を目視で確認できないことが実験的に分かっている。

【0031】

なお、ウェハ上にモニタ領域を予め設けておくことにより、幅比 R_w の上限を増大させる方法もあるが、これでは、1個のウェハから採れる素子の数が、ウェハ上にモニタ領域を設けない場合に比べて10%程度減少するため、素子の製造効率が低減してしまう。

【0032】

したがって、幅比 R_w としては、33%よりも大きく、52%未満であることが望ましく、40%よりも大きく、52%未満であることがさらに望ましい。また、幅比 R_w の上

限が50%未満であれば、エッチングのためのモニタ領域がさらに広がることから、幅比 R_w は、33%よりも大きく、50%未満であることがさらに望ましく、40%よりも大きく、50%未満であることが、より一層望ましいと言える。

【0033】

以上のように、活性層14の上方に位置するリッジ1の側方にサポート2・2を有する素子において、上述の実験結果に基づいて、チップ幅 W_c に対するサポート幅 W_s の割合 R_w が、33%よりも大きく、52%未満に設定されていれば、従来よりもサポート面積が確実に増えるので、サポート2・2での放熱効果、すなわち、活性層14にて発生した熱の外部（例えばサブマウント3）への放熱効果を確実に向上させることができる。したがって、活性層14での温度上昇を確実に抑制して、素子の動作電流 I_{op} を確実に低減することができる。その結果、素子の温度特性を確実に向上させて、素子の信頼性を確実に向上させることができる。また、サポート幅 W_s は、チップ幅 W_c の52%未満であるので、リッジ1およびサポート2・2のエッチングの際のモニタ領域を十分に確保することができ、素子の製造の困難性を十分に回避することができる。

【0034】

また、幅比 R_w が上記範囲に設定されることにより、サポート面積が従来よりも広がるので、サブマウント3への素子の取り付け時の安定性も確実に向上し、ジャンクションダウンで組み立てやすくなるというメリットもある。

【0035】

ところで、素子の奥行方向の長さを一定としたとき、素子面積（素子を上方から見た場合の素子表面の平面的な面積）に対するサポート面積の割合（以下、面積比 R_s と記載する）は、幅比 R_w に比例する。したがって、上記した幅比 R_w の範囲は、面積比 R_s の範囲として言い換えることができ、この場合でも、上記と同様の効果を得ることができる。

【0036】

つまり、面積比 R_s が、33%よりも大きく、52%未満に設定されていれば、幅比 R_w が、33%よりも大きく、52%未満に設定されている場合と同様の効果を得ることができ、面積比 R_s が、40%よりも大きく、50%未満に設定されていれば、幅比 R_w が、40%よりも大きく、50%未満に設定されている場合と同様の効果を得ることができる。

【0037】

したがって、面積比 R_s がそのような一定の範囲に収まるのであれば、サポート2・2の形状は、平面視でストライプ形状には限定されない。例えば、図4（a）ないし図4（c）は、片側のサポート2の平面形状を示している。図4（a）に示すように、サポート2は、リッジ1の長手方向両端部以外の部分に対応する部分で太く、リッジ1の長手方向両端部に対応する部分で細くなる形状であってもよい。また、逆に、図4（b）に示すように、サポート2は、リッジ1の長手方向両端部以外の部分に対応する部分で細く、リッジ1の長手方向両端部に対応する部分で太くなる形状であってもよい。さらに、図4（c）に示すように、サポート2は、リッジ1の長手方向両端部以外の部分に対応する部分に開口部が形成される形状であってもよい。

【0038】

なお、他方のサポート2についても同様であり、上記いずれの平面形状を採用することもできる。また、一方のサポート2と他方のサポート2とで、別々の平面形状をなすようにしてもよい。また、サポート2・2の形状は、図4（a）ないし図4（c）で示した形状以外の形状とすることも勿論可能である。

【0039】

なお、サポート2におけるリッジ1の長手方向両端部以外の部分に対応する部分とは、リッジ1における長手方向両端部以外の部分をサポート2方向に平行移動したときに、サポート2とオーバーラップする部分のことを指す。

【0040】

なお、以上では、チップ幅 W_c が $300\mu m$ の場合について説明したが、これに限定されるわけではなく、任意のチップ幅 W_c において幅比 R_w （面積比 R_s ）を適切に設定することにより、本発明の効果を得ることができる。

【0041】

上記実施形態において、リッジ1並びにサポート2の高さ（p型電極は含まない）は、 $10\mu m$ 以下、好ましくは $2\sim 7\mu m$ の範囲に設定される。また、活性層14からリッジ1の頂上部までの間隔は、 $10\mu m$ 以下、好ましくは $2\sim 8\mu m$ の範囲に設定される。p型電極18の厚さは、 $1\sim 5\mu m$ に設定される。p型電極18を加えたリッジ1並びにサポート2の高さは、 $15\mu m$ 以下、好ましくは $3\sim 12\mu m$ の範囲に設定される。

【産業上の利用可能性】

【0042】

本発明は、例えばCD-R/RW、DVD-R/±RWなどの記録媒体に対して情報の記録、再生を行う情報記録再生装置の光源として使用される半導体レーザ素子に利用可能である。

【図面の簡単な説明】

【0043】

【図1】本発明の実施の一形態に係る半導体レーザ素子の詳細な構成を示す断面図である。

【図2】（a）は、上記半導体レーザ素子の平面図であり、（b）は、上記半導体レーザ素子の概略の構成を示す断面図であり、（c）は、上記半導体レーザ素子をサブマウントにジャンクションダウン方式で接続した状態を示す断面図である。

【図3】チップ幅に対するサポート幅の割合と動作電流との関係を示すグラフである。

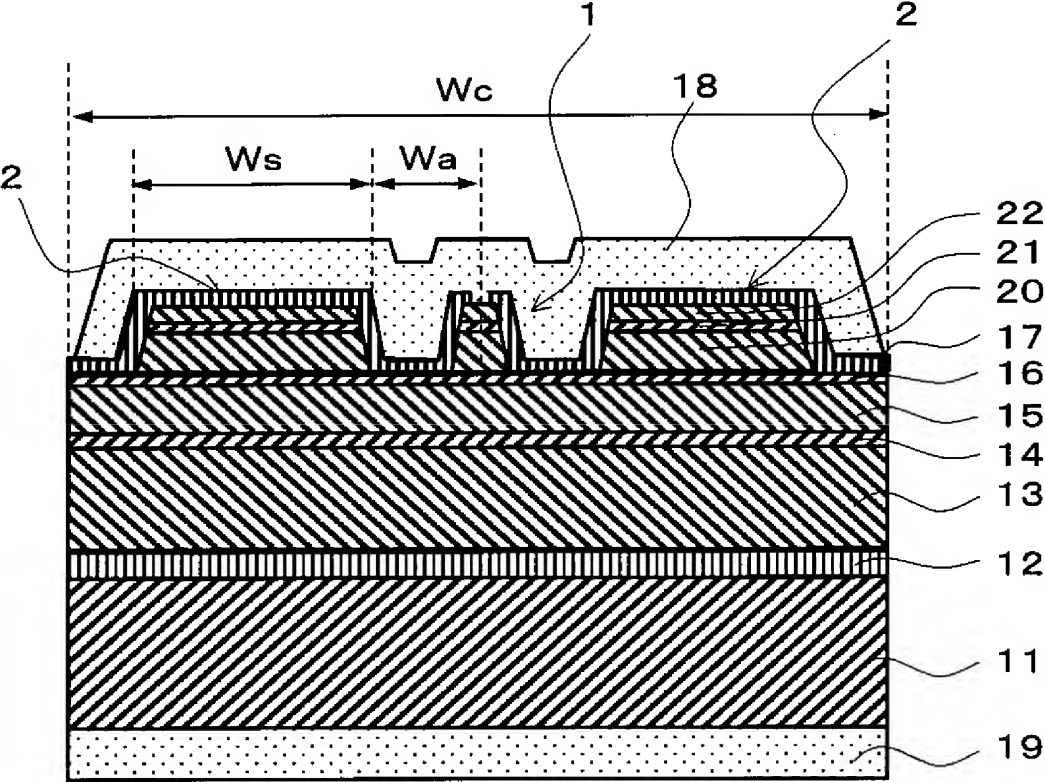
【図4】（a）ないし（c）は、サポートの他の構成例を示す平面図である。

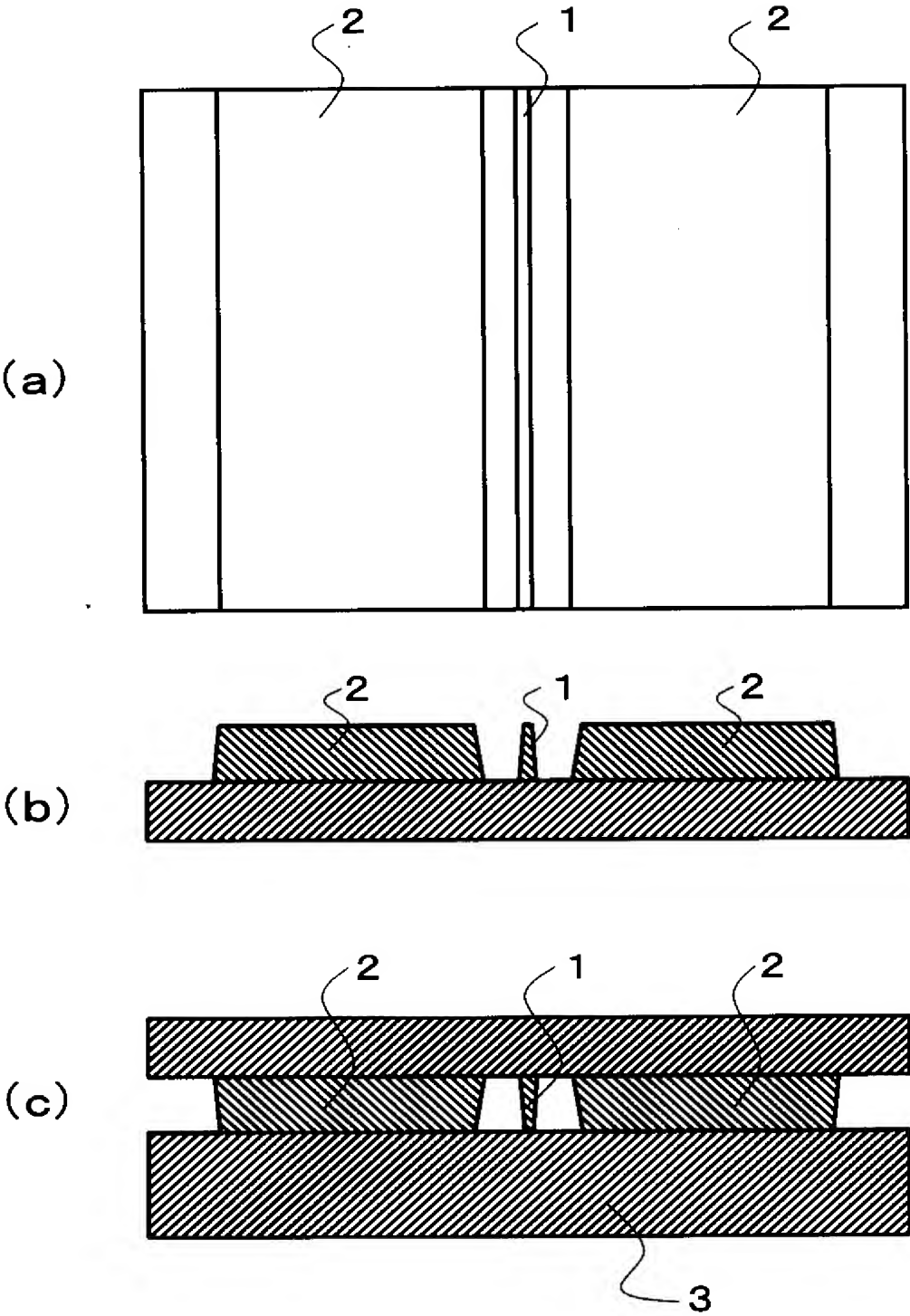
【図5】（a）は、従来の半導体レーザ素子の平面図であり、（b）は、上記半導体レーザ素子の概略の構成を示す断面図であり、（c）は、上記半導体レーザ素子をサブマウントにジャンクションダウン方式で接続した状態を示す断面図である。

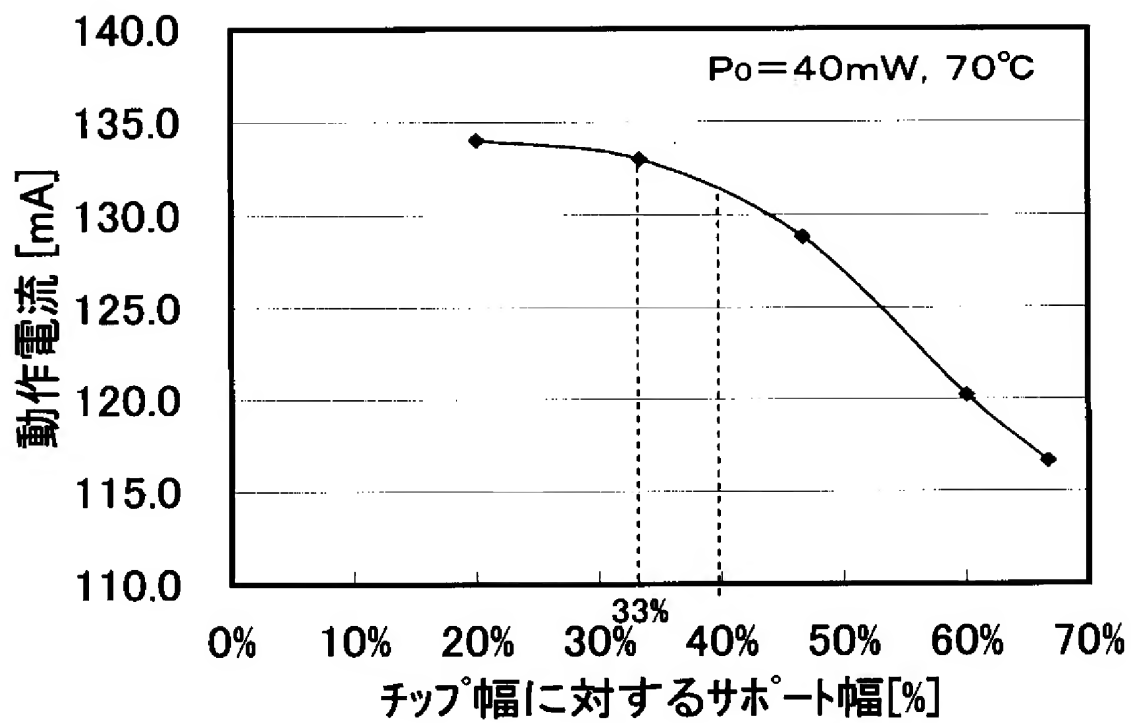
【符号の説明】

【0044】

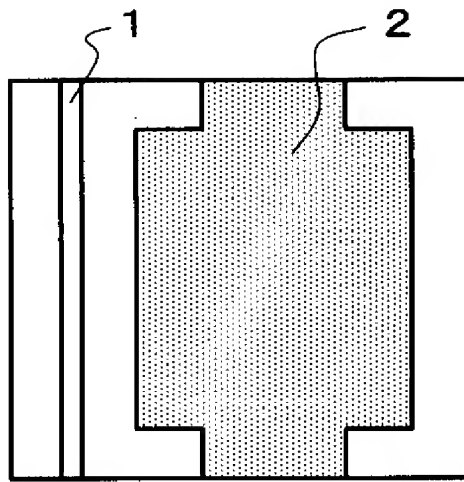
- | | |
|----|------|
| 1 | リッジ |
| 2 | サポート |
| 14 | 活性層 |



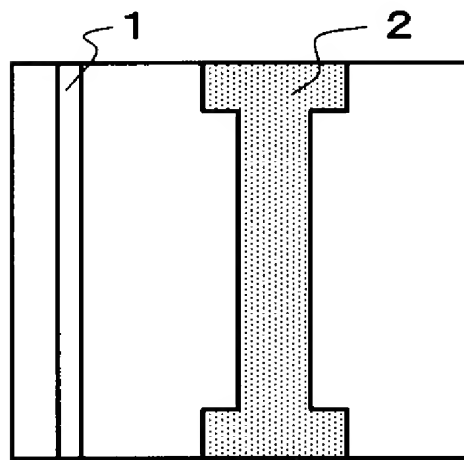




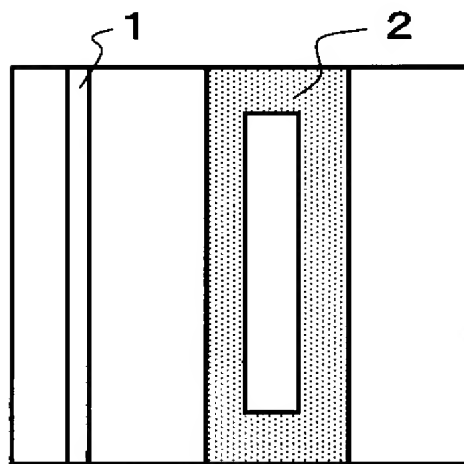
(a)

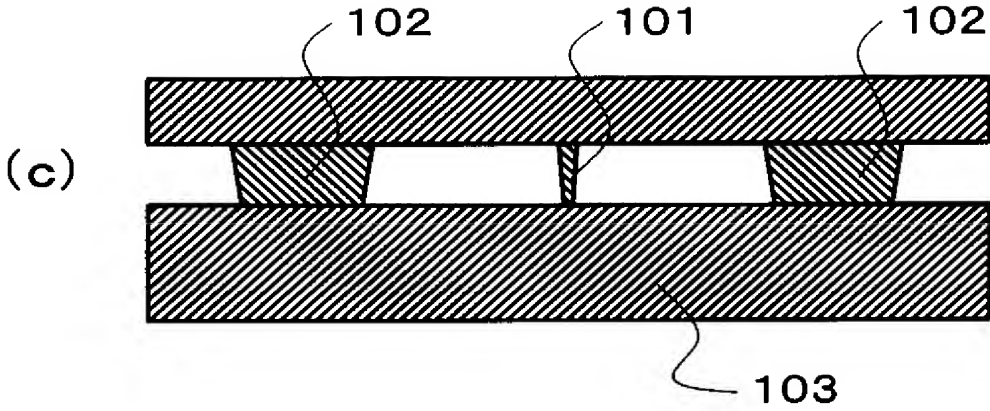
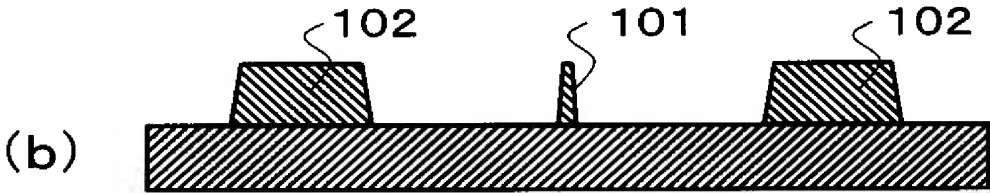
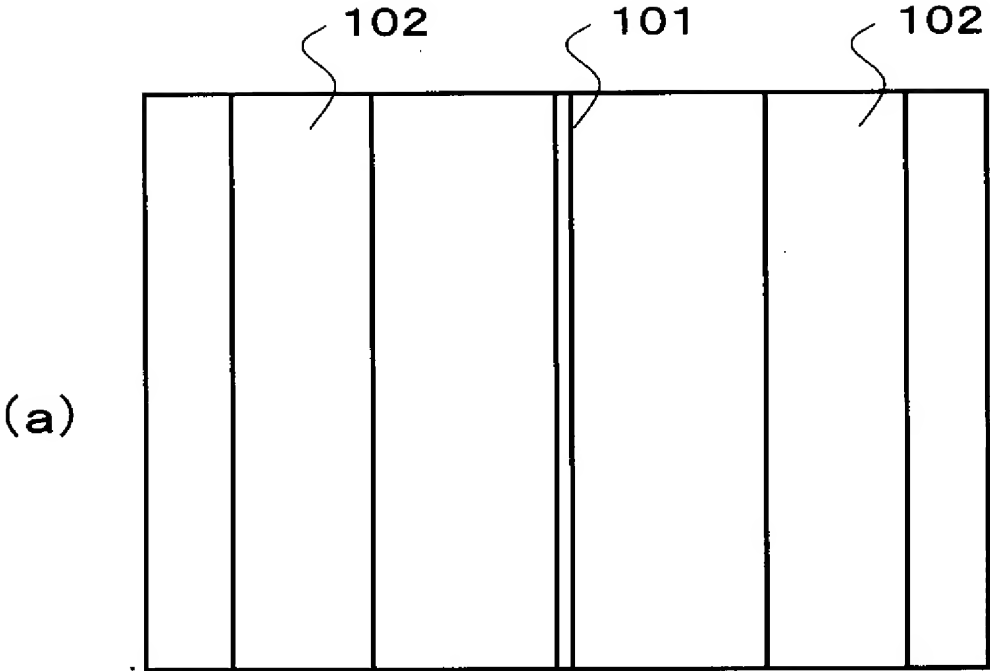


(b)



(c)





【書類名】 要約書

【要約】

【課題】 素子の製造の困難性を回避しながら、素子の放熱性を向上させることにより、素子の温度特性を向上させ、これによって、素子の信頼性を向上させる。

【解決手段】 活性層 1 4 の上方に位置するリッジ 1 の側方にサポート 2・2 を形成する。このとき、素子のチップ幅 W_c に対するサポート幅 W_{ss} の割合 R_w を、33% よりも大きく、52% 未満に設定する。これにより、サポート面積が従来よりも広がるので、活性層 1 4 にて発生した熱を、リッジ 1 およびサポート 2・2 を介して外部（例えばサブマウント）に放散することができる。その結果、素子の放熱性が向上するので、活性層 1 4 での温度上昇が抑制され、素子の温度特性が向上し、素子の信頼性が向上する。また、幅比 R_w の上限が 52% 未満であるので、リッジーサポート間のエッチングに支障をきたすことはない。

【選択図】 図 1

出願人履歴

0 0 0 0 0 1 8 8 9

19931020

住所変更

大阪府守口市京阪本通2丁目5番5号

三洋電機株式会社

0 0 0 2 1 4 8 9 2

19900824

新規登録

鳥取県鳥取市南吉方3丁目201番地

鳥取三洋電機株式会社

0 0 0 2 1 4 8 9 2

20040910

住所変更

鳥取県鳥取市立川町七丁目101番地

鳥取三洋電機株式会社